

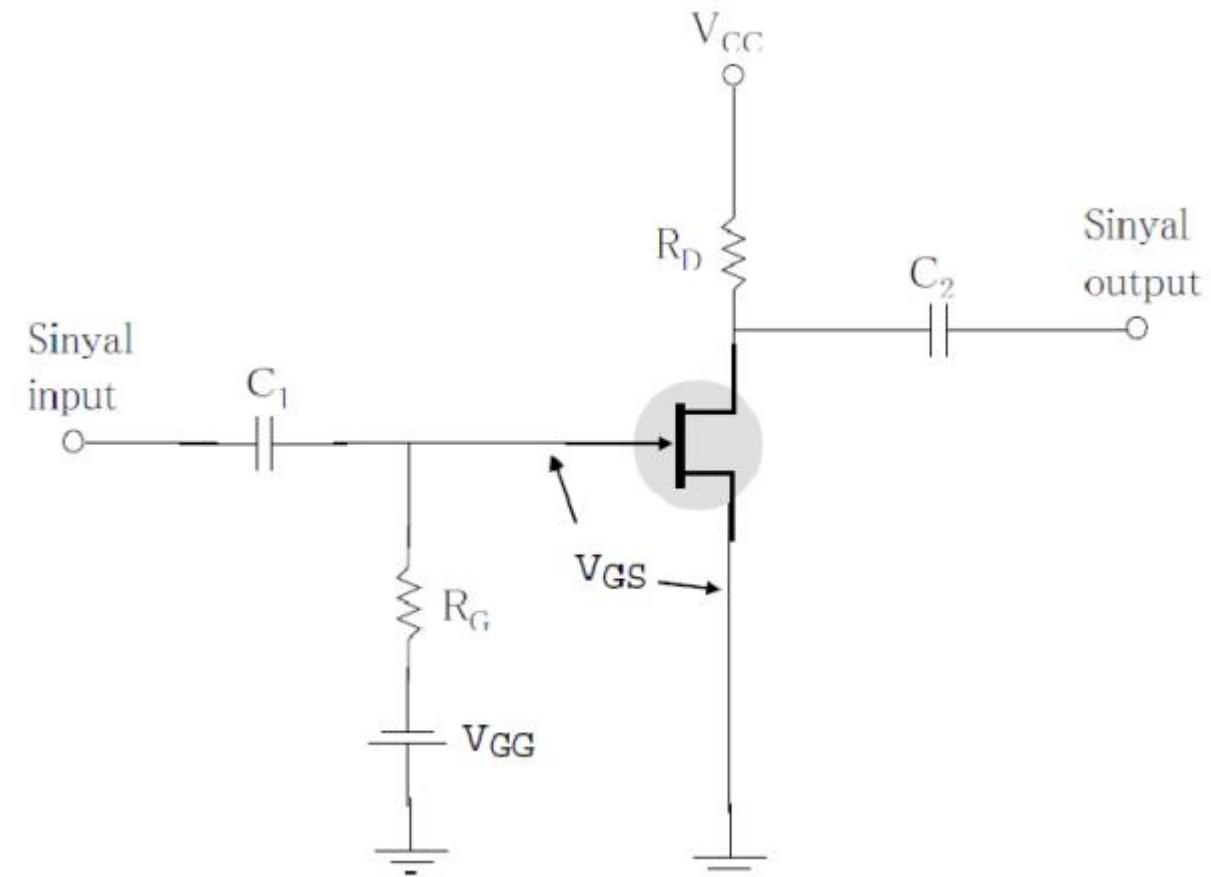
Elektronika Dasar

Pertemuan ke 13

PEMBIASAN FIELD EFFECT TRANSISTOR

Bias Tetap (*fixed bias*)

Metode pemberian tegangan bias yang paling sederhana adalah bias tetap (*fixed bias*). Rangkaian bias tetap ini menggunakan dua buah sumber daya V_{GG} dan V_{DD} . Tegangan V_{GS} sepenuhnya tergantung pada sumber V_{GG} yang harganya tetap, sehingga tegangan V_{GS} juga tetap. Untuk analisis dc, kapasitor kopel C1 dan C2 dianggap terbuka.



Dengan menggunakan hukum Ohm, maka diperoleh :

$$V_{RG} = I_G \cdot R_G = (0)(R_G) = 0 \text{ Volt}$$

Karena nilai $I_G = 0$

Maka,

$$V_{RG} = (0)(R_G) = 0 \text{ Volt}$$

Terlihat bahwa tegangan V_{GG} pada R_G tidak ada atau nol, sehingga semua tegangan V_{GG} masuk pada G-S. Secara matematis besarnya tegangan V_{GS} dapat diturunkan :

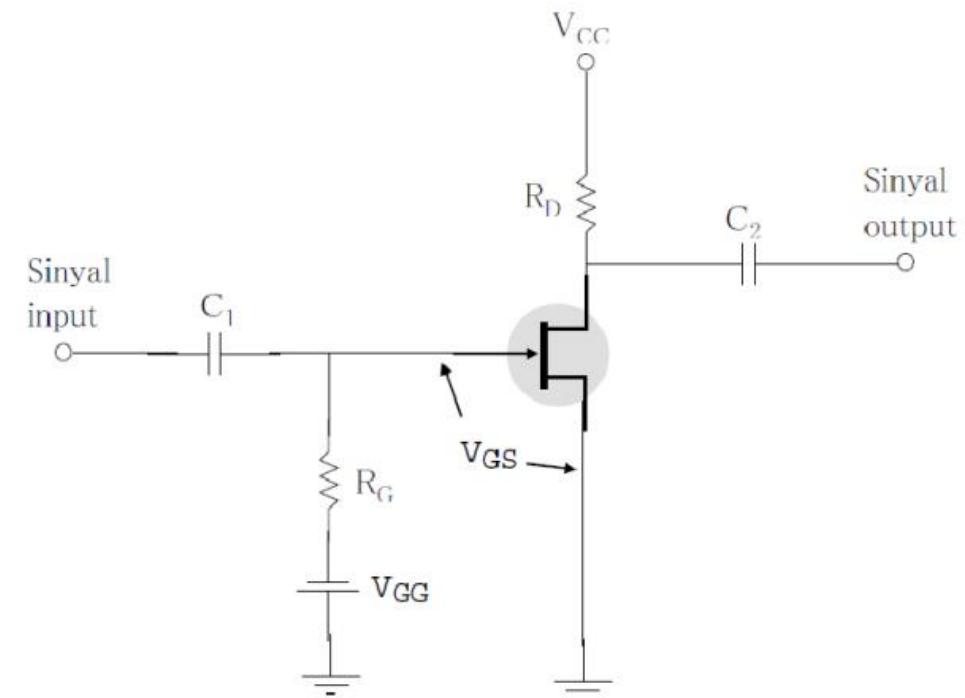
$$-V_{GG} - V_{GS} = 0$$

$$V_{GS} = -V_{GG} \dots \dots (1)$$

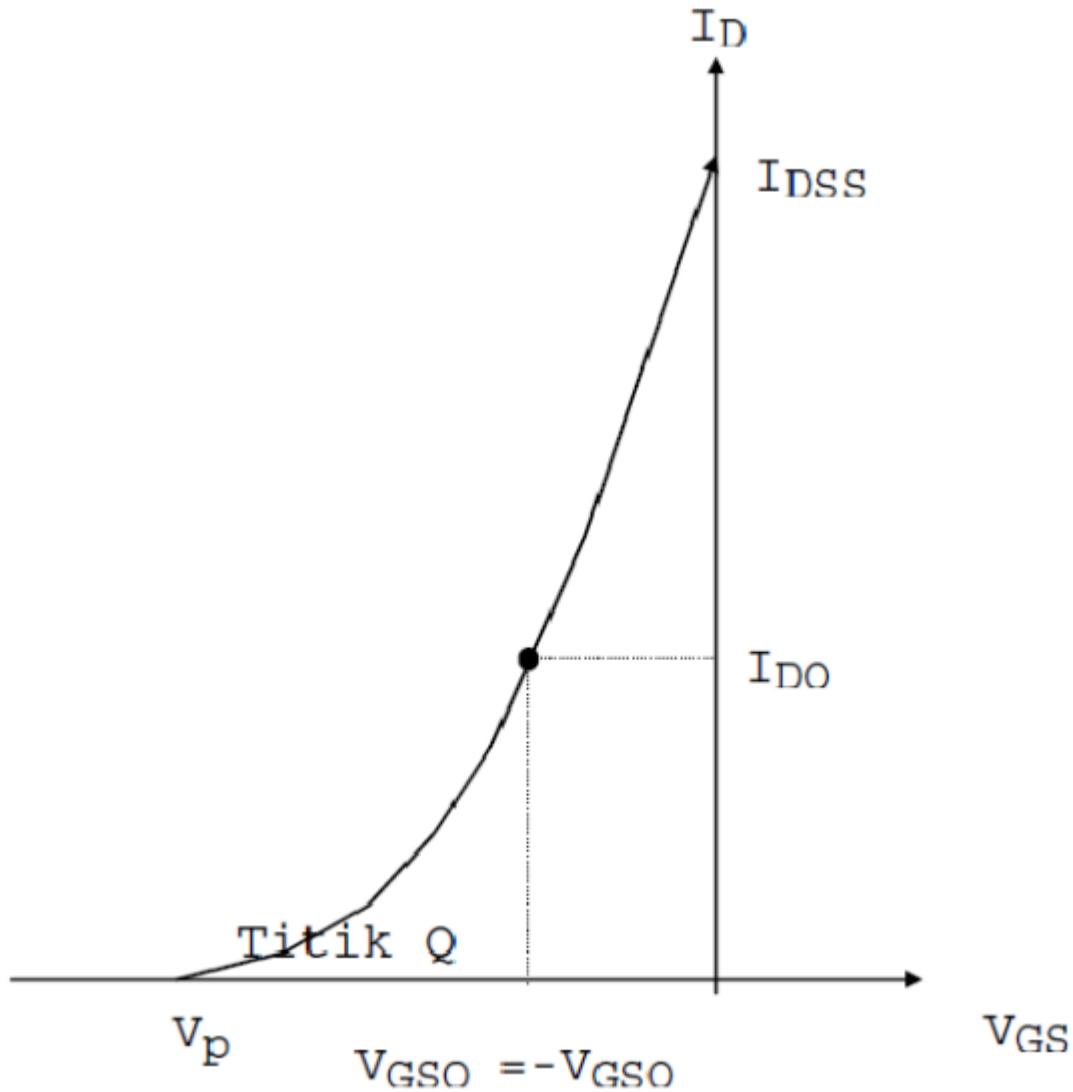
Dengan menggunakan persamaan Shockley dapat diperoleh harga arus ID.

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \dots \dots (2)$$

Oleh karena V_{GS} tetap, maka arus ID juga tetap.



Titik kerja JFET V_{GSQ} dan I_{DQ} terlihat pada kurva transfer

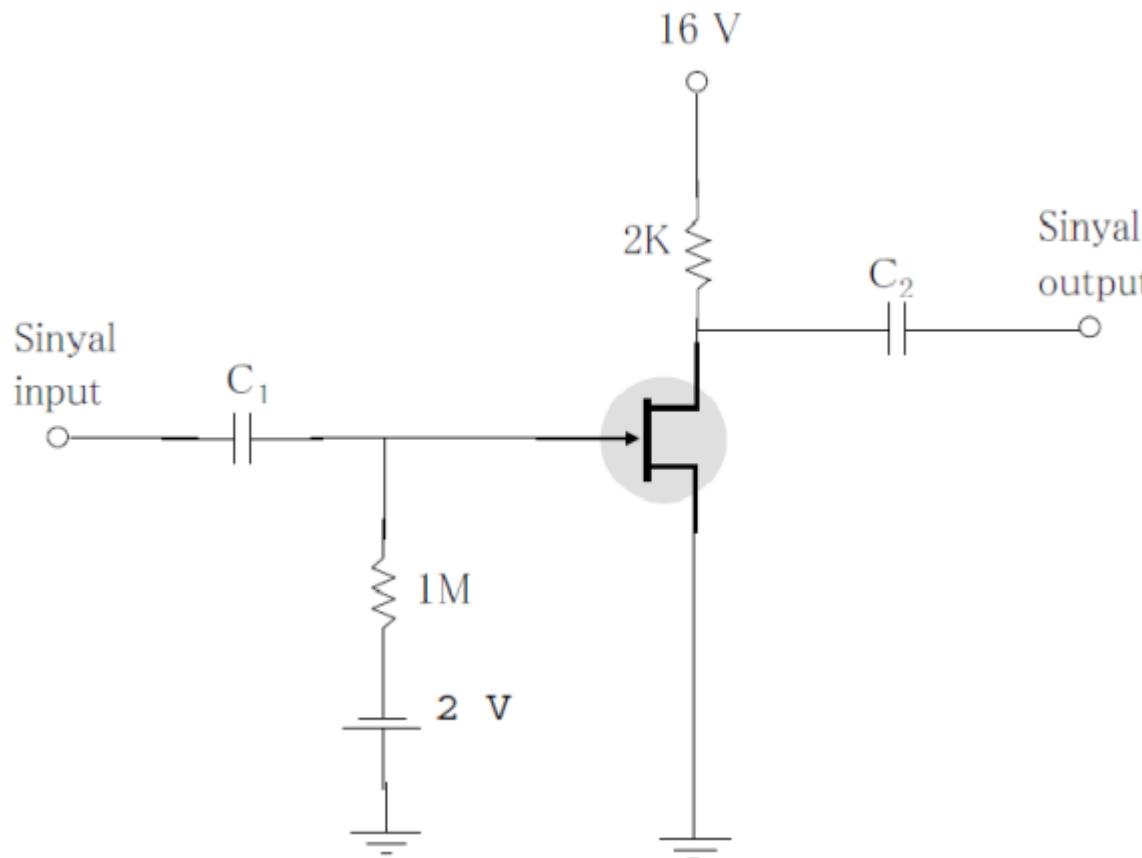


Tegangan V_{DS} dapat ditentukan dengan menerapkan hukum Kirchhoff pada sinyal output, yaitu:

$$V_{DS} = V_{DD} - I_D \cdot R_D \quad \dots \quad (3)$$

Contoh Soal

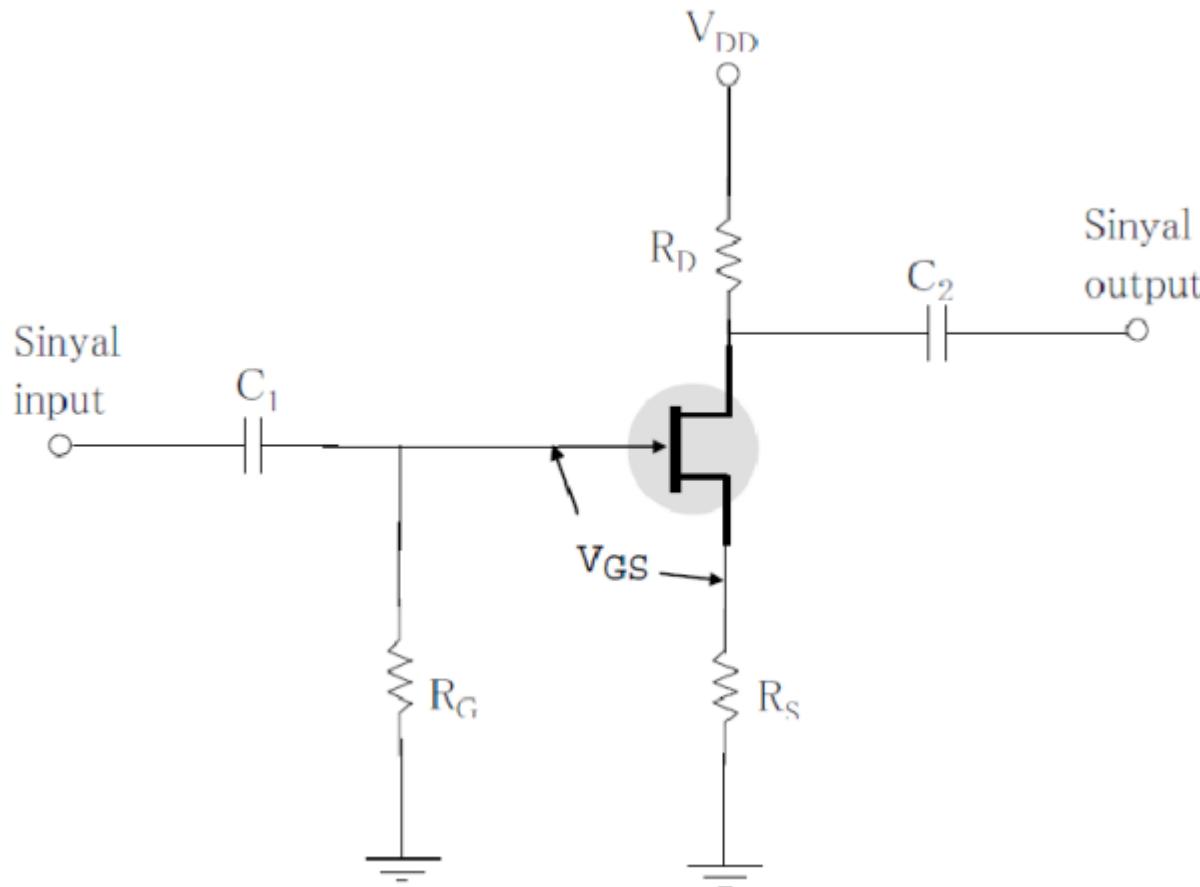
Diketahui rangkaian JFET seperti gambar, dengan data $I_{DSS} = 10 \text{ mA}$ dan $V_p = -8 \text{ Volt}$, tentukan:



- a) VGSQ
- b) IDQ
- c) VDSQ

Bias Sendiri (*Self Bias*)

Metode bias sendiri mengatasi dua buah sumber daya pada bias tetap, yakni hanya dengan menggunakan sebuah catu daya. Tegangan V_{GS} pada bias sendiri ini ditentukan oleh besarnya R_S pada kaki source. Rangkaian penguat JFET kanal-N dengan bias sendiri terlihat pada gambar



Dalam analisis dc semua kapasitor dianggap rangkaian terbuka. Disamping itu perlu untuk diketahui bahwa harga tegangan dengan subskrip tunggal (misalnya: V_G) adalah harga tegangan pada titik subskrip tersebut terhadap ground (tanah). V_G berarti tegangan antara titik G dengan ground. Untuk harga tegangan dengan subskrip ganda (misalnya: V_{GS}) adalah harga tegangan antara dua titik pada subskrip tersebut. V_{GS} berarti harga tegangan antara titik G dan titik S.

Beberapa asumsi yang selalu berlaku pada FET (baik JFET maupun MOSFET) untuk analisis dc adalah bahwa $I_G = 0$ dan $I_D = I_S$. Selanjutnya dengan menerapkan hukum Kirchhoff pada sinyal input, diperoleh :

$$VG = VGS + VS$$

$$IG \times RG = VGS + ID \times RS$$

$$0 = VGS + ID \times RS$$

$$-ID \times RS = VGS$$

$$VGS = -ID \times RS \dots\dots (4)$$

Dari persamaan tersebut terlihat bahwa tegangan V_{GS} semata-mata ditentukan oleh arus I_D dan resistor R_S . Akan tetapi persamaan tersebut masih belum bisa diselesaikan karena V_{GS} dan I_D belum diketahui. Oleh karena itu perlu memperhatikan persamaan lain yang mengandung V_{GS} dan I_D , yaitu persamaan Shockley

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

Dengan memasukkan harga I_D dari persamaan Shockley ini kedalam persamaan (2), makaharga VGS dapat dicari secara matematis, yaitu:

$$VGS = -ID \times RS$$

$$VGS = -\{I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2\} \times RS$$

$$VGS = -I_{DSS} \times RS \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

akhirnya diperoleh persamaan kuadrat:

$$\left(\frac{IDSS \times RS}{VP^2}\right) VGS^2 + \left(1 - \frac{2 \times IDSS \times RS}{VP}\right) VGS + IDSS \times RS = 0 \quad \dots\dots (5)$$

Persamaan 5 tersebut dapat diselesaikan dengan rumus ABC, dan akan diperoleh dua buah harga VGS. Namun diantara kedua harga tersebut hanya satu VGS yang memenuhi syarat, yaitu **Harga VGS harus bernilai antara 0 sampai Vp.**

Setelah harga VGS diperoleh maka dengan memasukkan VGS ke persamaan 4 akan didapat nilai arus ID , yaitu:

$$ID = -\frac{VGS}{RS} \quad \dots\dots (6)$$

Tegangan V_{DS} dapat diperoleh dengan menerapkan hukum Kirchhoff pada sinyal output, yaitu:

$$VDD = VDS + (ID \times RD) + (ID \times RS)$$

$$VDD = VDS + ID(RD + RS)$$

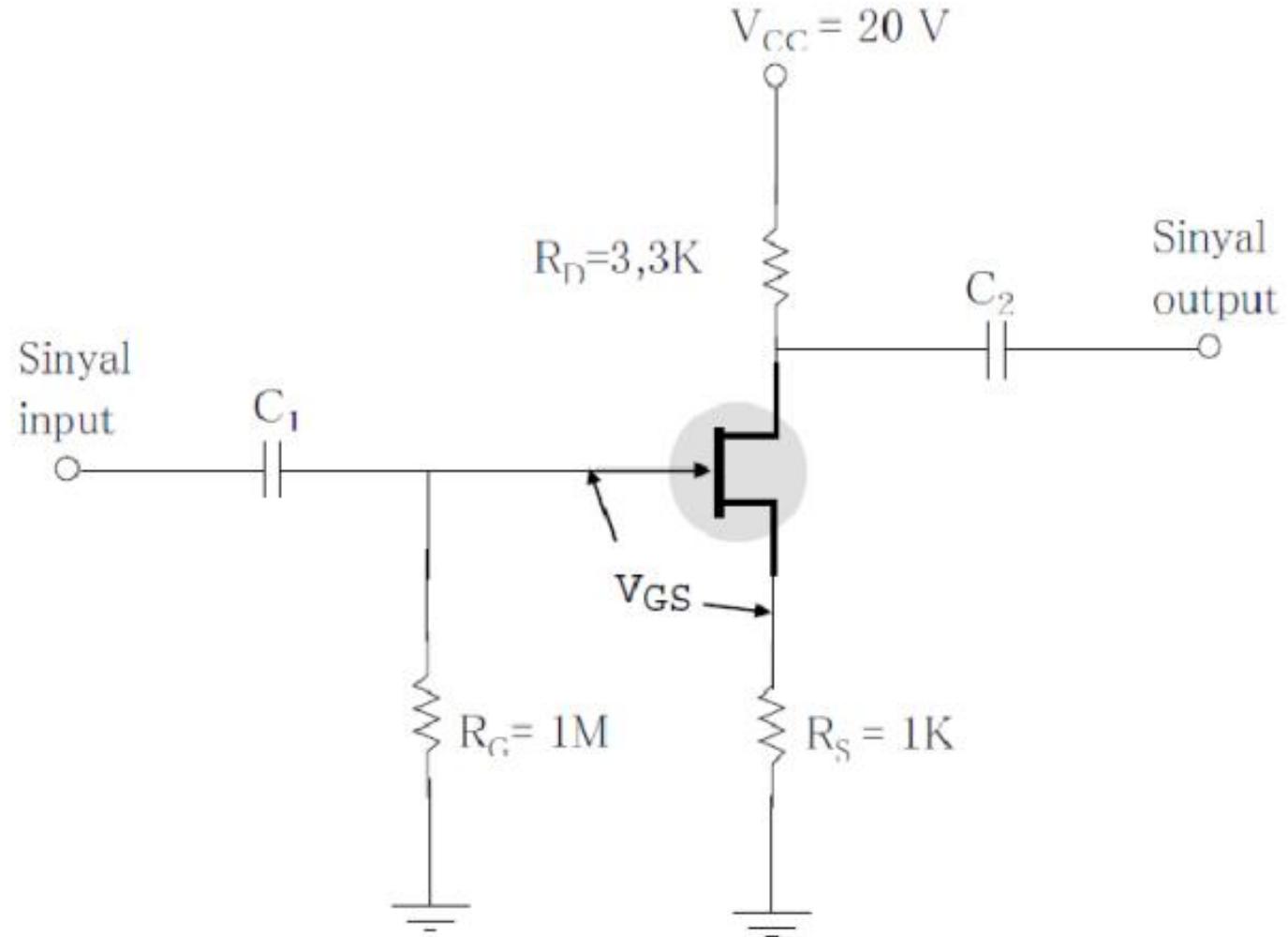
$$VDS = VDD - ID(RD + RS) \quad \dots\dots (7)$$

Dengan demikian dapat ditentukan titik kerja penguat FET, yaitu: VGSQ, IDQ, dan VDSQ.

Contoh Soal

Suatu rangkaian penguat JFET dengan self-bias seperti pada gambar, diketahui data JFET adalah sebagai berikut:
 $IDSS = 8 \text{ mA}$ dan $V_p = -6 \text{ Volt}$. Tentukan :

- a) V_{GSQ}
- b) IDQ
- c) V_{DSQ}

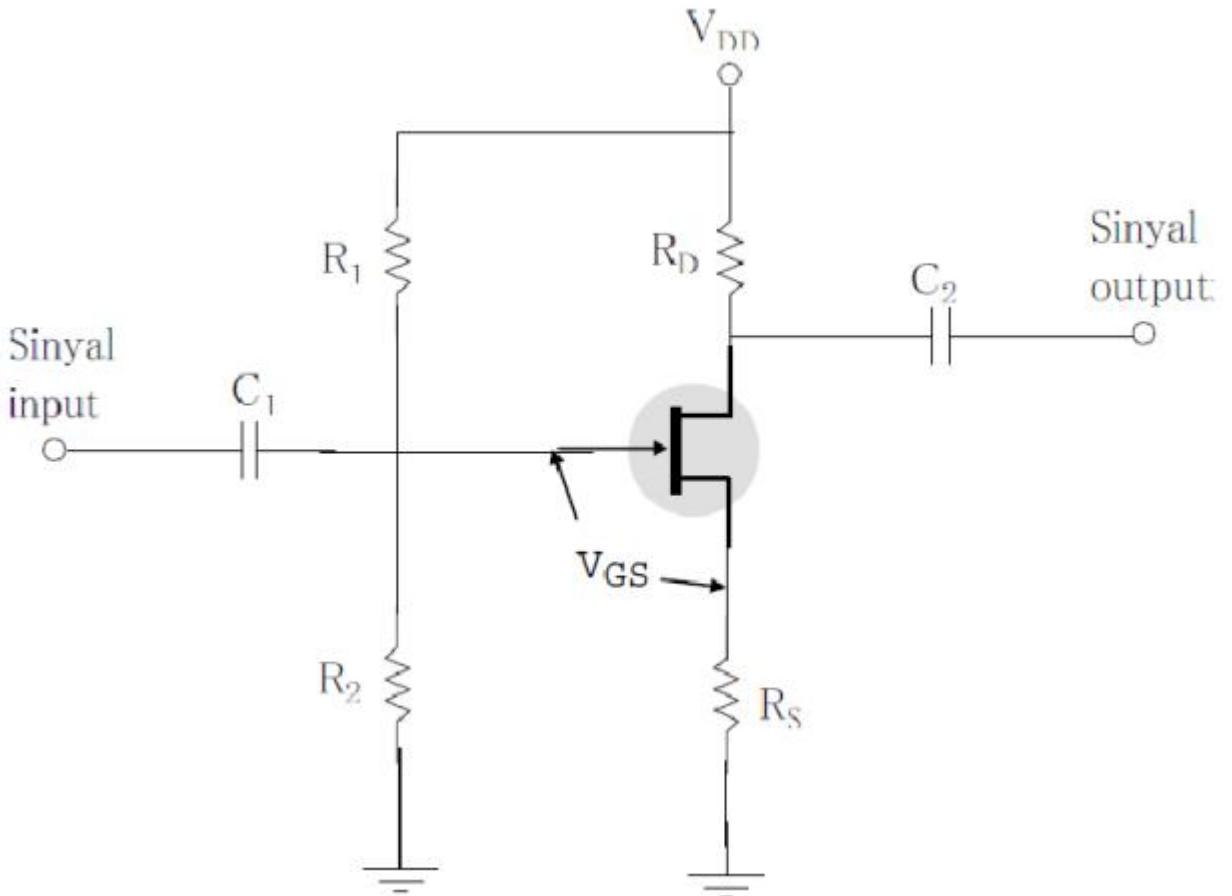


Bias Pembagi Tegangan

Bias pembagi tegangan seperti yang diterapkan pada transistor bipolar juga dapat diterapkan pada FET. Penerapan rangkaian pada kedua komponen tersebut tidak berbeda, namun analisis dc-nya berbeda sekali. Rangkaian penguat FET dengan bias pembagi tegangan tampak pada gambar berikut :

Oleh karena $I_G = 0$, maka rangkaian pembagi tegangan yang diwujudkan oleh R_1 dan R_2 tidak akan terbebani oleh FET. Dengan demikian tegangan pada G (gate) adalah sama dengan turun tegangan pada R_2 , yaitu:

$$V_G = \frac{R_2 \times V_{DD}}{R_1 + R_2} \quad \dots \dots (8)$$



Dengan menerapkan hukum Kirchhoff pada sinyal input diperoleh:

$$VG = VGS + VS$$

$$VG = VGS + ID \times RS$$

$$VGS = VG - ID \times RS \quad \dots \dots (9)$$

Harga V_{GS} disamping ditentukan oleh I_D dan R_S , juga dipengaruhi oleh V_G yakni besaran yang terdiri atas R_1 , R_2 , dan V_{DD} . Pada bias tetap tegangan V_{GS} hanya ditentukan oleh I_D dan R_S . Pada persamaan 9, terdapat dua besaran yang belum diketahui nilai nya yaitu I_D dan V_{GS} . Oleh karena itu perlu sebuah persamaan yang juga mengandung dua besaran yang belum diketahui tersebut, yakni persamaan Shockley:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad \dots \dots (2)$$

Apabila harga ID pada persamaan Shockley ini dimasukkan ke persamaan 9, maka diperoleh:

$$VGS = VG - \left\{ IDSS x \left(1 - \frac{V_{GS}}{V_P} \right)^2 \right\} RS$$

$$VGS = VG - IDSS x RS \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

Faktor $\left(1 - \frac{V_{GS}}{V_P} \right)^2$ diselesaikan dengan formula matematis :

$$(a - b)^2 = (a^2 + b^2 - 2ab)$$

Sehingga diperoleh :

$$VGS = VG - IDSS x RS \left\{ 1 + \left(\frac{VGS^2}{Vp^2} \right) - 2 \left(\frac{VGS}{Vp} \right) \right\}$$

Sehingga diperoleh :

$$VGS = VG - IDSS \times RS \left\{ 1 + \left(\frac{VGS^2}{Vp^2} \right) - 2 \left(\frac{VGS}{Vp} \right) \right\}$$

$$VGS = VG - IDSS \times RS - IDSS \times RS \left(\frac{VGS^2}{Vp^2} \right) + 2 \times IDSS \times RS \left(\frac{VGS}{Vp} \right)$$

$$VGS = VG - IDSS \times RS - \left(\frac{IDSS \times RS}{Vp^2} \right) VGS^2 + \left(\frac{2 \times IDSS \times RS}{Vp} \right) VGS$$

$$0 = VG - VGS - IDSS \times RS - \left(\frac{IDSS \times RS}{Vp^2} \right) VGS^2 + \left(\frac{2 \times IDSS \times RS}{Vp} \right) VGS$$

Pada akhirnya diperoleh persamaan kuadrat :

$$\left(\frac{IDSS \times RS}{Vp^2} \right) VGS^2 + \left(1 - \frac{2 \times IDSS \times RS}{Vp} \right) VGS + IDSS \times RS - VG = 0 \quad \dots \dots (10)$$

Persamaan 10 dapat diselesaikan dengan rumus ABC, sehingga diperoleh dua buah harga V_{GS} , namun diantara dua tersebut hanya satu V_{GS} yang memenuhi syarat, yaitu **Harga V_{GS} harus bernilai antara 0 sampai V_p .**

dengan memasukkan V_{GS} ke persamaan 9 akan di dapat nilai arus ID, yaitu:

$$ID = \frac{VG - VGS}{RS} \quad \dots\dots (11)$$

Tegangan VDS dapat diperoleh dengan menerapkan hukum Kirchoff pada sinyal output, yaitu :

$$VDD = VDS + ID \times RD + ID \times RS$$

$$VDD = VDS + ID (RD + RS)$$

$$VDS = VDD - ID (RD + RS) \quad \dots\dots (12)$$

Dengan demikian dapat ditentukan titik kerja penguat FET, yaitu: VGSQ, IDQ, dan VDSQ.

Contoh Soal

Suatu rangkaian penguat JFET dengan bias pembagi tegangan seperti pada gambar, diketahui data JFET adalah sebagai berikut: $IDSS = 8 \text{ mA}$ dan $V_p = -4 \text{ Volt}$. Tentukan :

- a) VGSQ
- b) IDQ
- c) VDSQ

